

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0064254
Application Number

출원년월일 : 2002년 10월 21일
Date of Application
OCT 21, 2002

출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



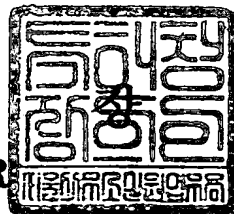
2003 03 20
 년 월 일

특

허

청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0023
【제출일자】	2002.10.21
【국제특허분류】	H01L
【발명의 명칭】	이종의 신호를 하나의 핀을 통하여 내부 회로로 인가할 수 있는 집적 회로 장치 및 방법
【발명의 영문명칭】	Integrated circuit device capable of applying different signal to internal circuit through the same pin and method thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	권경환
【성명의 영문표기】	KWON, Kyoung Hwan
【주민등록번호】	671118-1721512
【우편번호】	151-010
【주소】	서울특별시 관악구 신림동 10-225번지
【국적】	KR
【발명자】	
【성명의 국문표기】	노광숙
【성명의 영문표기】	NOH, Kwang Sook
【주민등록번호】	700511-1030149

【우편번호】 430-011
【주소】 경기도 안양시 만안구 안양1동 삼성아파트 115-504
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
 이영필 (인) 대리인
 정상빈 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 6 면 6,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 20 항 749,000 원
【합계】 784,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

이종의 신호를 하나의 핀을 통하여 내부 회로로 인가할 수 있는 집적 회로 장치 및 방법이 개시된다. 본 발명에 따른 집적 회로 장치는 내부 회로로 인가되는 제 1 내지 제 N 어드레스 신호를 수신하는 제 1 내지 제 N 어드레스 핀과 클럭 활성 신호를 수신하는 클럭 활성 핀을 구비하는 집적 회로 장치에 있어서, 활성부, 레벨 고정부 및 분배부를 구비하는 것을 특징으로 한다. 활성부는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하거나 제어 신호에 응답하여 소정의 어드레스 테스트 신호를 상기 내부 회로로 인가한다. 레벨 고정부는 상기 클럭 활성 핀을 통하여 입력되는 클럭 활성 신호를 수신하여 출력하고, 소정의 제어 신호에 응답하여 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력한다. 분배부는 상기 클럭 활성 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 상기 어드레스 테스트 신호로서 출력한다. 본 발명에 따른 집적 회로 장치 및 방법은 집적 회로 장치의 고속도화로 인하여 집적 회로 장치로 입력되는 신호의 수가 증가되어도 입력 핀을 공유함으로써 핀 수의 증가를 억제할 수 있는 장점이 있다.

【대표도】

도 2

【명세서】**【발명의 명칭】**

이종의 신호를 하나의 핀을 통하여 내부 회로로 인가할 수 있는 집적 회로 장치 및 방법{Integrated circuit device capable of applying different signal to internal circuit through the same pin and method thereof}

【도면의 간단한 설명】

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 본 발명의 제 1 실시예에 따른 집적 회로 장치를 나타내는 블록도이다.

도 2는 본 발명의 제 2 실시예에 따른 집적 회로 장치를 나타내는 블록도이다.

도 3은 도 2의 집적 회로 장치의 동작 방법을 설명하는 플로우 차트이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<5> 본 발명은 집적회로 장치에 관한 것으로서, 특히, 이종의 신호를 하나의 핀을 통하여 내부 회로로 인가할 수 있는 집적 회로 장치 및 방법에 관한 것이다.

<6> 최근 반도체 집적회로 장치는 대용량화, 고속도화 되고 있는 추세이다. 이러한 추세에 따라 필연적으로 반도체 집적 회로 장치의 어드레스의 수는 증가된다. 그러나 반도체 집적 회로 장치를 테스트하는 기존의 테스트 장비는 고정된 입력 수를 가지고 있으며

로 어드레스의 수가 증가된 반도체 집적 회로 장치를 테스트하기 어려운 문제가 있다.

또한 테스트 장비의 입력의 수를 증가시키더라도 테스트 비용의 증가가 문제가 된다.

【발명이 이루고자 하는 기술적 과제】

<7> 본 발명이 이루고자하는 기술적 과제는, 이종의 신호를 하나의 핀을 이용하여 내부 회로로 제공하는 집적 회로 장치를 제공하는데 있다.

<8> 본 발명이 이루고자하는 다른 기술적 과제는, 이종의 신호를 하나의 핀을 이용하여 내부 회로로 제공하는 방법을 제공하는데 있다.

【발명의 구성 및 작용】

<9> 상기 기술적 과제를 달성하기 위하여, 제 1 내부 회로로 인가되는 신호를 수신하는 제 1 입력 핀 및 제 2 내부 회로로 입력되는 신호를 수신하는 제 2 입력 핀을 구비하는 집적 회로 장치에 있어서, 본 발명의 제 1 실시예에 따른 집적 회로장치는 분배부, 레벨 고정부 및 활성부를 구비하는 것을 특징으로 한다.

<10> 분배부는 상기 제 1 입력 핀을 통하여 입력되는 제 1 입력 신호를 수신하여 출력하고, 제어 신호에 응답하여 상기 제 1 입력 핀을 통하여 입력되는 제 2 입력 신호를 수신하여 출력한다.

<11> 레벨 고정부는 상기 분배부에서 출력되는 상기 제 1 입력 신호를 수신하고, 상기 제어 신호에 응답하여 상기 제 1 입력 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 상기 제 1 내부 회로로 인가한다.

<12> 활성부는 상기 제 2 입력 핀을 통하여 인가되는 상기 제 2 입력 신호를 수신하여 상기 제 2 내부 회로로 인가하거나 또는 상기 분배부에서 출력되는 상기 제 2 입력 신호

를 상기 제어 신호에 응답하여 상기 제 2 내부 회로로 인가한다. 상기 제 1 입력 신호는 상기 집적 회로 장치의 특정한 동작 모드에서 제 1 논리 레벨 및 제 2 논리 레벨 중 어느 한 레벨로 유지되는 신호인 것을 특징으로 한다.

<13> 상기 제 1 입력 신호 및 상기 제 2 입력 신호는 서로 다른 성질의 신호인 것을 특징으로 한다. 상기 제어 신호는 상기 집적 회로 장치의 특정한 동작 모드에서 발생하는 신호인 것을 특징으로 한다.

<14> 상기 제어 신호는 MRS(Mode Register Set) 신호인 것을 특징으로 한다. 상기 집적 회로 장치는 동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic Random Access Memory)인 것을 특징으로 한다.

<15> 상기 기술적 과제를 달성하기 위하여, 내부 회로로 인가되는 제 1 내지 제 N 어드레스 신호를 수신하는 제 1 내지 제 N 어드레스 핀과 클럭 활성 신호를 수신하는 클럭 활성 핀을 구비하는 집적 회로 장치에 있어서, 본 발명의 제 2 실시예에 따른 집적 회로 장치는 활성부, 레벨 고정부 및 분배부를 구비하는 것을 특징으로 한다.

<16> 활성부는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하거나 제어 신호에 응답하여 소정의 어드레스 테스트 신호를 상기 내부 회로로 인가한다. 레벨 고정부는 상기 클럭 활성 핀을 통하여 입력되는 클럭 활성 신호를 수신하여 출력하고, 소정의 제어 신호에 응답하여 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력한다.

- <17> 분배부는 상기 클럭 활성 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 상기 어드레스 테스트 신호로서 출력한다.
- <18> 상기 활성부는 상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하며, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 것을 특징으로 한다.
- <19> 상기 레벨 고정부는 상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 클럭 활성 핀을 통하여 입력되는 클럭 활성 신호를 수신하여 출력하고, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력하는 것을 특징으로 한다.
- <20> 상기 분배부는 상기 제어 신호 및 상기 제 N 어드레스 신호를 반전 논리곱 하는 반전 논리곱 수단인 것을 특징으로 한다.
- <21> 상기 활성부는 상기 제어 신호를 반전시키는 인버터, 상기 인버터의 출력 및 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 반전 논리곱 하는 제 1 반전 논리곱 수단 및 상기 제 1 반전 논리곱 수단의 출력과 상기 어드레스 테스트 신호를 반전 논리곱 하는 제 2 반전 논리곱 수단을 구비하는 것을 특징으로 한다.
- <22> 상기 레벨 고정부는 상기 제어 신호를 반전하여 출력하는 제 1 인버터, 상기 클럭 활성 핀을 통하여 인가되는 신호를 반전하여 출력하는 제 2 인버터 및 상기 제 1 인버터 및 상기 제 2 인버터의 출력을 반전 논리곱 하는 반전 논리곱 수단을 구비하는 것을 특징으로 한다.

- <23> 상기 제어 신호는 상기 집적 회로 장치의 테스트 모드에서 제 2 논리 레벨로 발생되는 신호인 것을 특징으로 한다. 상기 제어 신호는 MRS(Mode Register Set) 신호인 것을 특징으로 한다. 상기 집적 회로 장치는 동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic Random Access Memory)인 것을 특징으로 한다.
- <24> 상기 다른 기술적 과제를 달성하기 위하여, 내부 회로로 인가되는 제 1 내지 제 N 어드레스 신호를 수신하는 제 1 내지 제 N 어드레스 핀과 클럭 활성 신호를 수신하는 클럭 활성 핀을 구비하는 집적 회로 장치의 테스트 동작 시, 상기 제 N 어드레스 신호를 상기 클럭 활성 핀을 통하여 상기 내부 회로로 인가하는 방법에 있어서, 상기 방법은 (a)상기 집적 회로 장치가 테스트 모드인지를 판단하고, 테스트 모드가 아니면 상기 제 N 어드레스 신호를 상기 제 N 어드레스 핀을 통하여 상기 내부 회로로 인가하는 단계, (b)상기 집적 회로 장치가 테스트 모드이면 상기 클럭 활성 핀을 통하여 입력되는 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 소정의 제어 신호에 응답하여 출력하는 단계, (c)상기 클럭 활성 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 어드레스 테스트 신호로서 출력하는 단계 및 (d)상기 제어 신호에 응답하여 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 단계를 구비하는 것을 특징으로 한다.
- <25> 상기 (b) 단계는 상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 클럭 활성 핀을 통하여 입력되는 클럭 활성 신호를 수신하여 출력하고, 상기 제어 신호가 제 2 논리

레벨일 경우에는 상기 클럭 활성 신호의 전압 레벨을 일정한 레벨로 유지시켜 출력하는 것을 특징으로 한다.

<26> 상기 (d) 단계는 상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하며, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 것을 특징으로 한다.

<27> 상기 제어 신호는 상기 집적 회로 장치의 테스트 모드에서 제 2 논리 레벨로 발생하는 신호인 것을 특징으로 한다. 상기 제어 신호는 MRS(Mode Register Set) 신호인 것을 특징으로 한다.

<28> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 도면에 기재된 내용을 참조하여야 한다.

<29> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

<30> 도 1은 본 발명의 제 1 실시예에 따른 집적 회로 장치를 나타내는 블록도이다.

<31> 도 1을 참조하면, 제 1 내부 회로(140)로 인가되는 신호를 수신하는 제 1 입력 핀(P1) 및 제 2 내부 회로(150)로 입력되는 신호를 수신하는 제 2 입력 핀(P2)을 구비하는 집적 회로 장치(100)는 분배부(110), 레벨 고정부(120) 및 활성부(130)를 구비한다.

<32> 집적 회로 장치(100)의 고속도화, 대용량화로 인하여, 집적 회로 장치(100)로 입력되는 입력 신호의 수가 증가된다. 입력 신호의 수가 증가되더라도, 복수개의 입력 신호

가 입력 핀을 공통으로 사용한다면 핀 수의 증가를 줄일 수 있어 생산 비용이 감소되고 또한 기존의 테스트 장비를 그대로 이용할 수 있는 장점이 있다.

<33> 이를 위하여 본 발명의 집적 회로 장치(100)는 다음과 같은 원리를 이용한다. 즉, 제 1 입력 핀(P1)으로 입력되는 제 1 입력 신호(INS1)가 집적 회로 장치(100)의 특정한 동작 모드에서 일정한 논리 레벨로 유지되는 신호라면, 제 1 입력 신호(INS1)의 논리 레벨을 일정한 값으로 유지시킨다.

<34> 그리고 제 1 입력 핀(P1)으로 제 2 입력 신호(INS2)를 수신하고, 수신된 제 2 입력 신호(INS2)를 제 2 내부 회로(150)로 보낸다. 따라서, 집적 회로 장치(100)의 특정한 동작 모드에서 제 1 입력 핀(P1)으로 제 2 입력 신호(INS2)를 수신하여 제 2 내부 회로(150)로 전달함으로써 핀 수의 증가를 막을 수 있는 것이다.

<35> 집적 회로 장치(100)가 통상의 동작 모드인 경우에는 제 1 입력 신호(INS1)는 제 1 입력 핀(P1)으로 인가되고, 제 2 입력 신호(INS2)는 제 2 입력 핀(P2)으로 인가된다. 그러나 집적 회로 장치(100)의 특정한 동작 모드, 예컨대 테스트 모드의 경우에는 제 1 입력 신호(INS1) 뿐만 아니라 제 2 입력 신호(INS2)도 제 1 입력 핀(P1)으로 인가된다.

<36> 제 1 입력 신호(INS1) 및 제 2 입력 신호(INS2)는 서로 다른 성질의 신호이다. 예컨대 제 1 입력 신호(INS1)가 클럭 인에이블 신호라면 제 2 입력 신호(INS2)는 어드레스 신호 일 수 있다. 또한 제 1 입력 신호(INS1)는 집적 회로 장치(100)의 특정한 동작 모드, 예컨대, 테스트 모드에서 제 1 논리 레벨 및 제 2 논리 레벨 중 어느 한 레벨로 유지되는 신호이다.

- <37> 분배부(110)는 제 1 입력 핀(P1)을 통하여 입력되는 제 1 입력 신호(INS1)를 수신하여 출력한다. 그리고, 집적 회로 장치(100)가 특정한 동작 모드, 예를 들어 테스트 모드에 있을 경우에는 제어 신호(CTRLS)에 응답하여 제 1 입력 핀(P1)을 통하여 입력되는 제 2 입력 신호(INS2)를 수신하여 출력한다.
- <38> 즉, 분배부(110)는 집적 회로 장치(100)의 통상의 동작 모드에서는 제 1 입력 신호(INS1)를 수신하여 출력하다가 집적 회로 장치(100)의 특정한 모드(테스트 모드)에서는 제 2 입력 신호(INS2)를 수신하여 출력한다.
- <39> 제어 신호(CTRLS)는 집적 회로 장치(100)가 특정한 동작 모드일 경우 발생하는 신호이다. 제어 신호(CTRLS)는 MRS(Mode Register Set) 신호이다. 따라서 집적 회로 장치(100)가 특정한 동작 모드, 예컨대 테스트 모드로 전환되면, 그 때의 MRS 신호를 조합하여 제어 신호(CTRLS)를 만들 수 있다.
- <40> 레벨 고정부(120)는 분배부(110)에서 출력되는 제 1 입력 신호(INS1)를 수신하고, 제어 신호(CTRLS)에 응답하여 제 1 입력 신호(INS1)의 전압 레벨을 일정한 레벨로 유지시켜 제 1 내부 회로(140)로 인가한다. 집적 회로 장치(100)가 통상의 동작 모드일 경우에는 제 1 입력 신호(INS1)는 레벨 고정부(120)를 통과하여 그대로 제 1 내부 회로(140)로 인가된다.
- <41> 그러나 집적 회로 장치(100)가 특정한 모드, 즉 테스트 모드로 전환되면, 제 1 입력 핀(P1)으로 제 1 입력 신호(INS1)의 입력이 중단되고 제 2 입력 신호(INS2)가 입력된다. 따라서 레벨 고정부(120)는 제어 신호(CTRLS)에 응답하여 제 1 입력 신호(INS1)가 제 1 내부 회로(140)로 인가되는 것과 동일한 효과를 내기 위하여 제 1 입력 신호(INS1)의 전압 레벨과 동일한 레벨을 가지는 신호(INS11)를 제 1 내부 회로(140)로 인가한다.

- <42> 제 1 입력 신호(INS1)가 집적 회로 장치(100)의 특정한 모드에서 일정한 레벨을 유지하므로, 신호(INS1)도 일정한 레벨을 유지하는 신호이다.
- <43> 활성부(130)는 집적 회로 장치(100)가 통상의 동작 모드일 경우에는 제 2 입력 핀(P2)을 통하여 인가되는 제 2 입력 신호(INS2)를 수신하여 제 2 내부 회로(150)로 인가한다. 집적 회로 장치(100)가 특정한 모드, 즉, 테스트 모드일 경우에는 분배부(110)에서 출력되는 제 2 입력 신호(INS2)를 제어 신호(CTRLS)에 응답하여 제 2 내부 회로(150)로 인가한다.
- <44> 따라서, 집적 회로 장치(100)의 모드가 특정한 모드로 전환되면 제어 신호(CTRLS)가 발생되고 제어 신호(CTRLS)에 의하여 제 2 입력 신호(INS2)는 제 1 입력 핀(P1)을 통하여 제 2 내부 회로(150)로 인가될 수 있다.
- <45> 만일 집적 회로 장치(100)의 특정한 모드가 테스트 모드라면, 집적 회로 장치(100)로 입력되는 신호의 수 보다 핀의 수를 줄일 수 있으므로 테스트 장비에 요구되는 핀의 수도 줄일 수 있다. 따라서 신호의 수의 증가에 따라 핀의 수가 증가되어 기존의 테스트 장비를 사용할 수 없게 되는 문제점을 해결할 수 있고 테스트 비용도 줄일 수 있다.
- <46> 집적 회로 장치(100)는 동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic Random Access Memory)중 어느 것에도 적용될 수 있다.
- <47> 도 2는 본 발명의 제 2 실시예에 따른 집적 회로 장치를 나타내는 블록도이다.
- <48> 도 3은 도 2의 집적 회로 장치의 동작 방법을 설명하는 플로우 차트이다.

- <49> 도 2를 참조하면, 본 발명의 제 2 실시예에 따른 집적 회로 장치(200)는 내부 회로(280)로 인가되는 제 1 내지 제 N 어드레스 신호(ADD1 ~ ADD N)를 수신하는 제 1 내지 제 N 어드레스 핀(P1 ~ P N)과 클럭 활성 신호(CKE)를 수신하는 클럭 활성 핀(CKEP)을 구비하는 집적 회로 장치(200)에 있어서, 활성부(210), 레벨 고정부(230) 및 분배부(250)를 구비한다.
- <50> 먼저 집적 회로 장치가 테스트 모드인지를 판단하고(310 단계), 테스트 모드가 아니면 상기 제 N 어드레스 신호를 상기 제 N 어드레스 핀을 통하여 상기 내부 회로로 인가한다.(320 단계)
- <51> 집적 회로 장치(200)가 테스트 모드가 아닌 보통의 동작 모드일 경우에는 제 1 내지 제 N 어드레스 신호(ADD1 ~ ADD N)는 대응되는 제 1 내지 제 N 어드레스 핀(P1 ~ P N)을 통하여 집적 회로 장치(200)로 인가되고 대응되는 내부 회로들로 인가된다. 도 2에는 제 N 어드레스 신호(ADD N)가 인가되는 내부 회로(280)만 도시되어 있다.
- <52> 활성부(210)는 집적 회로 장치(200)가 통상의 동작 모드일 경우 제 N 어드레스 핀(P N)을 통하여 입력되는 제 N 어드레스 신호(ADD N)를 내부 회로(280)로 인가한다. 그러나 집적 회로 장치(200)가 테스트 모드일 경우에는 제어 신호(CTRLS)에 응답하여 어드레스 테스트 신호(ADDTST)를 내부 회로(280)로 인가한다. 이에 대해서는 후술한다.
- <53> 제어 신호(CTRLS)는 집적 회로 장치(200)의 통상의 동작 모드에서 제 1 논리 레벨을 가지며, 테스트 모드에서 제 2 논리 레벨로 발생된다. 여기서는 설명의 편의를 위하여 제 1 논리 레벨은 로우 레벨이고 제 2 논리 레벨은 하이 레벨인 것으로 한다.

- <54> 따라서, 활성화부(210)는 제어 신호(CTRLS)가 제 1 논리 레벨일 경우에는 제 N 어드레스 핀(P N)을 통하여 입력되는 제 N 어드레스 신호(ADD N)를 내부 회로(280)로 인가하며, 제어 신호(CTRLS)가 제 2 논리 레벨일 경우에는 어드레스 테스트 신호(ADDTST)를 내부 회로(280)로 인가한다.
- <55> 활성화부(210)는 제어 신호(CTRLS)를 반전시키는 인버터(215), 인버터(215)의 출력 및 제 N 어드레스 핀(P N)을 통하여 입력되는 제 N 어드레스 신호(ADD N)를 반전 논리곱 하는 제 1 반전 논리곱 수단(220) 및 제 1 반전 논리곱 수단(220)의 출력과 어드레스 테스트 신호(ADDTST)를 반전 논리곱 하는 제 2 반전 논리곱 수단(225)을 구비한다. 도 2에 도시된 버퍼들(270, 275)은 활성화부(210) 이외의 회로 부분을 간략화 한 것이다.
- <56> 집적 회로 장치(200)의 통상의 동작 모드에서 제어 신호(CTRLS)는 제 1 논리 레벨, 즉, 로우 레벨이므로 활성화부(210)는 제 N 어드레스 신호(ADD N)를 수신하여 내부 회로(280)로 인가한다.
- <57> 집적 회로 장치(200)가 통상의 동작 모드일 경우, 클럭 활성화 신호(CKE)는 하이 레벨로 클럭 활성화 핀(CKEP)을 통하여 입력된다. 클럭 활성화 신호(CKE)는 집적 회로 장치(200)의 파워가 턴 온 되면 계속해서 하이 레벨을 유지하는 신호이다. 입력된 클럭 활성화 신호(CKE)는 클럭 버퍼(265)로 인가되어 클럭 핀(CLKP)을 통하여 입력된 클럭 신호(CLK)를 활성화시킨다.
- <58> 레벨 고정부(230)는 집적 회로 장치(200)가 통상의 동작 모드일 경우, 클럭 활성화 핀(CKEP)을 통하여 입력되는 클럭 활성화 신호(CKE)를 수신하여 출력하고, 집적 회로 장치(200)가 테스트 모드일 경우 제어 신호(CTRLS)에 응답하여 클럭 활성화 신호(CKE)의 전압 레벨과 동일한 레벨을 가지는 신호(C_CKE)를 출력한다.

- <59> 즉, 레벨 고정부(230)는 제어 신호(CTRLS)가 제 1 논리 레벨일 경우에는 클럭 활성화 핀(CKEP)을 통하여 입력되는 클럭 활성화 신호(CKE)를 수신하여 출력하고, 제어 신호(CTRLS)가 제 2 논리 레벨일 경우에는 클럭 활성화 신호(CKE)의 전압 레벨과 동일한 레벨을 가지는 신호(C_CKE)를 출력한다.
- <60> 레벨 고정부(230)는 제어 신호(CTRLS)를 반전하여 출력하는 제 1 인버터(235), 클럭 활성화 핀(CKEP)을 통하여 인가되는 신호를 반전하여 출력하는 제 2 인버터(240) 및 제 1 인버터(235) 및 제 2 인버터(240)의 출력을 반전 논리곱 하는 반전 논리곱 수단(245)을 구비한다.
- <61> 제어 신호(CTRLS)가 제 1 논리 레벨, 즉 로우 레벨이면 제 1 인버터(235)의 출력은 하이 레벨이 되고, 따라서 클럭 활성화 신호(CKE)가 반전 논리곱 수단(245)을 통하여 그대로 출력된다.
- <62> 상기 집적 회로 장치가 테스트 모드이면 상기 클럭 활성화 핀을 통하여 입력되는 상기 클럭 활성화 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 소정의 제어 신호에 응답하여 출력한다.(330 단계)
- <63> 즉, 집적 회로 장치가 테스트 모드이면, 제어 신호(CTRLS)는 제 2 논리 레벨(하이 레벨)로 발생된다. 제어 신호(CTRLS)는 MRS(Mode Register Set) 신호이다. 따라서 집적 회로 장치(200)가 테스트 모드로 전환되면, 그 때의 MRS 신호를 조합하여 제어 신호(CTRLS)를 만들 수 있다. 제어 신호(CTRLS)가 하이 레벨로 발생되면 제 1 인버터(235)의 출력은 로우 레벨이 된다.

- <64> 반전 논리곱 수단(245)의 한쪽 입력이 로우 레벨이므로 반전 논리곱 수단(245)의 다른 한쪽 입력의 논리 레벨에 상관없이 반전 논리곱 수단(245)은 하이 레벨의 신호(C_CKE)를 출력한다. 레벨 고정부(230)는 제어 신호(CTRLS)가 하이 레벨이 되면 클럭 활성화 신호(CKE)가 입력되지 않더라도 클럭 활성화 신호(CKE)와 동일한 레벨을 가지는 신호(C_CKE)를 계속 출력한다.
- <65> 따라서 클럭 활성화 핀(CKEP)을 통하여 클럭 활성화 신호(CKE)가 입력되지 않아도 하이 레벨의 신호(C_CKE)가 클럭 버퍼(265)로 입력되므로 클럭 신호(CLK)는 활성화된다. 즉, 클럭 버퍼(265)는 클럭 활성화 신호(CKE)가 계속 인가되는 것으로 간주한다.
- <66> 클럭 활성화 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 어드레스 테스트 신호로서 출력한다.(340 단계)
- <67> 분배부(250)는 클럭 활성화 핀(CKEP)을 통하여 입력되는 제 N 어드레스 신호(ADD N)를 하이 레벨을 가지는 제어 신호(CTRLS)에 응답하여 어드레스 테스트 신호(ADDTST)로서 출력한다. 분배부(250)는 제어 신호(CTRLS) 및 제 N 어드레스 신호(ADD N)를 반전 논리곱 하는 반전 논리곱 수단이다. 반전 논리곱 수단의 한쪽 입력이 하이 레벨이므로 어드레스 테스트 신호(ADDTST)는 제 N 어드레스 신호(ADD N)와 동일한 신호가 된다.
- <68> 상기 제어 신호에 응답하여 상기 어드레스 테스트 신호를 상기 내부 회로로 인가한다.(350 단계)
- <69> 제어 신호(CTRLS)가 하이 레벨이면 활성화부(210)의 제 1 인버터(215)의 출력은 로우 레벨이 된다. 따라서 제 1 반전 논리곱 수단(220)의 출력은 항상 하이 레벨이 된다. 제

2 반전 논리곱 수단(225)의 한쪽 입력이 항상 하이 레벨이므로 제 2 반전 논리곱 수단(225)의 출력은 어드레스 테스트 신호(ADDTST)와 동일한 신호가 된다.

<70> 어드레스 테스트 신호(ADDTST)는 제 N 어드레스 신호(ADD N)와 동일한 신호이므로, 결국 집적 회로 장치(200)의 테스트 모드에서, 클럭 활성 핀(CKEP)을 통하여 입력되는 제 N 어드레스 신호(ADD N)는 내부 회로(280)로 인가된다.

<71> 집적 회로 장치(200)는 동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic Random Access Memory)중 하나일 수 있다.

<72> 집적 회로 장치(200)의 고속화로 인하여 어드레스 신호가 증가되고, 만일 증가된 어드레스 신호가 제 N 어드레스 신호(ADD N)라면, 집적 회로 장치(200)의 테스트 동작시 증가된 제 N 어드레스 신호(ADD N)를 위한 채널을 테스트 장치에 별도로 추가하는 것은 비용상의 문제를 발생시킨다. 또한 기존의 테스트 장치를 이용한다면 제 N 어드레스 신호를 테스트 할 수 없게된다. 따라서 본 발명에 따른 집적 회로 장치를 이용한다면 집적 회로 장치의 테스트 동작시 증가된 어드레스 신호에 무관하게 기존의 테스트 장비를 그대로 이용할 수 있는 장점이 있다.

<73> 이상에서와 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

【발명의 효과】

<74> 상술한 바와 같이 본 발명에 따른 집적 회로 장치 및 방법은 집적 회로 장치의 고속도화로 인하여 집적 회로 장치로 입력되는 신호의 수가 증가되어도 입력 핀을 공유함으로써 핀 수의 증가를 억제할 수 있는 장점이 있다.

【특허청구범위】**【청구항 1】**

제 1 내부 회로로 인가되는 신호를 수신하는 제 1 입력 핀 및 제 2 내부 회로로 입력되는 신호를 수신하는 제 2 입력 핀을 구비하는 집적 회로 장치에 있어서,

상기 제 1 입력 핀을 통하여 입력되는 제 1 입력 신호를 수신하여 출력하고, 제어 신호에 응답하여 상기 제 1 입력 핀을 통하여 입력되는 제 2 입력 신호를 수신하여 출력하는 분배부 ;

상기 분배부에서 출력되는 상기 제 1 입력 신호를 수신하고, 상기 제어 신호에 응답하여 상기 제 1 입력 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 상기 제 1 내부 회로로 인가하는 레벨 고정부 ; 및

상기 제 2 입력 핀을 통하여 인가되는 상기 제 2 입력 신호를 수신하여 상기 제 2 내부 회로로 인가하거나 또는 상기 분배부에서 출력되는 상기 제 2 입력 신호를 상기 제어 신호에 응답하여 상기 제 2 내부 회로로 인가하는 활성부를 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 2】

제 1항에 있어서, 상기 제 1 입력 신호는,

상기 집적 회로 장치의 특정한 동작 모드에서 제 1 논리 레벨 및 제 2 논리 레벨 중 어느 한 레벨로 유지되는 신호인 것을 특징으로 하는 집적 회로 장치.

【청구항 3】

제 1항에 있어서, 상기 제 1 입력 신호 및 상기 제 2 입력 신호는,
서로 다른 성질의 신호인 것을 특징으로 하는 집적 회로 장치.

【청구항 4】

제 1항에 있어서, 상기 제어 신호는,
상기 집적 회로 장치의 특정한 동작 모드에서 발생하는 신호인 것을 특징으로 하는
집적 회로 장치.

【청구항 5】

제 1항에 있어서, 상기 제어 신호는,
MRS(Mode Register Set) 신호인 것을 특징으로 하는 집적 회로 장치.

【청구항 6】

제 1항에 있어서, 상기 집적 회로 장치는,
동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus
Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic
Random Access Memory)인 것을 특징으로 하는 집적 회로 장치.

【청구항 7】

내부 회로로 인가되는 제 1 내지 제 N 어드레스 신호를 수신하는 제 1 내지 제 N
어드레스 핀과 클럭 활성 신호를 수신하는 클럭 활성 핀을 구비하는 집적 회로 장치에
있어서,

상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하거나 제어 신호에 응답하여 소정의 어드레스 테스트 신호를 상기 내부 회로로 인가하는 활성화부 ;

상기 클럭 활성화 핀을 통하여 입력되는 클럭 활성화 신호를 수신하여 출력하고, 소정의 제어 신호에 응답하여 상기 클럭 활성화 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력하는 레벨 고정부 ; 및

상기 클럭 활성화 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 상기 어드레스 테스트 신호로서 출력하는 분배부를 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 8】

제 7항에 있어서, 상기 활성화부는,

상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하며, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 것을 특징으로 하는 집적 회로 장치.

【청구항 9】

제 7항에 있어서, 상기 레벨 고정부는,

상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 클럭 활성화 핀을 통하여 입력되는 클럭 활성화 신호를 수신하여 출력하고, 상기 제어 신호가 제 2 논리 레벨일 경우에는

상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력하는 것을 특징으로 하는 집적 회로 장치.

【청구항 10】

제 7항에 있어서, 상기 분배부는,

상기 제어 신호 및 상기 제 N 어드레스 신호를 반전 논리곱 하는 반전 논리곱 수단인 것을 특징으로 하는 집적 회로 장치.

【청구항 11】

제 7항에 있어서, 상기 활성부는,

상기 제어 신호를 반전시키는 인버터 ;

상기 인버터의 출력 및 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 반전 논리곱 하는 제 1 반전 논리곱 수단 ; 및

상기 제 1 반전 논리곱 수단의 출력과 상기 어드레스 테스트 신호를 반전 논리곱 하는 제 2 반전 논리곱 수단을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 12】

제 7항에 있어서, 상기 레벨 고정부는,

상기 제어 신호를 반전하여 출력하는 제 1 인버터 ;

상기 클럭 활성 핀을 통하여 인가되는 신호를 반전하여 출력하는 제 2 인버터 ; 및

상기 제 1 인버터 및 상기 제 2 인버터의 출력을 반전 논리곱 하는 반전 논리곱 수단을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 13】

제 7항에 있어서, 상기 제어 신호는,
상기 집적 회로 장치의 테스트 모드에서 제 2 논리 레벨로 발생하는 신호인 것을
특징으로 하는 집적 회로 장치.

【청구항 14】

제 7항에 있어서, 상기 제어 신호는,
MRS(Mode Register Set) 신호인 것을 특징으로 하는 집적 회로 장치.

【청구항 15】

제 7항에 있어서, 상기 집적 회로 장치는,
동기식 디램(Synchronous Dynamic Random Access Memory) 또는 램버스 디램(Rambus
Dynamic Random Access Memory) 또는 이중 데이터 비율(Double Data Rate) 디램(Dynamic
Random Access Memory)인 것을 특징으로 하는 집적 회로 장치.

【청구항 16】

내부 회로로 인가되는 제 1 내지 제 N 어드레스 신호를 수신하는 제 1 내지 제 N
어드레스 핀과 클럭 활성 신호를 수신하는 클럭 활성 핀을 구비하는 집적 회로 장치의
테스트 동작 시, 상기 제 N 어드레스 신호를 상기 클럭 활성 핀을 통하여 상기 내부 회
로로 인가하는 방법에 있어서,

(a) 상기 집적 회로 장치가 테스트 모드인지를 판단하고, 테스트 모드가 아니면 상
기 제 N 어드레스 신호를 상기 제 N 어드레스 핀을 통하여 상기 내부 회로로 인가하는
단계 ;

(b)상기 집적 회로 장치가 테스트 모드이면 상기 클럭 활성 핀을 통하여 입력되는 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 소정의 제어 신호에 응답하여 출력하는 단계 ;

(c) 상기 클럭 활성 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 제어 신호에 응답하여 어드레스 테스트 신호로서 출력하는 단계 ; 및

(d)상기 제어 신호에 응답하여 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 단계를 구비하는 것을 특징으로 하는 제 N 어드레스 신호를 상기 내부 회로로 인가하는 방법.

【청구항 17】

제 16항에 있어서, 상기 (b) 단계는,

상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 클럭 활성 핀을 통하여 입력되는 클럭 활성 신호를 수신하여 출력하고, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 클럭 활성 신호의 전압 레벨과 동일한 레벨을 가지는 신호를 출력하는 것을 특징으로 하는 제 N 어드레스 신호를 상기 내부 회로로 인가하는 방법.

【청구항 18】

제 16항에 있어서, 상기 (d) 단계는,

상기 제어 신호가 제 1 논리 레벨일 경우에는 상기 제 N 어드레스 핀을 통하여 입력되는 상기 제 N 어드레스 신호를 상기 내부 회로로 인가하며, 상기 제어 신호가 제 2 논리 레벨일 경우에는 상기 어드레스 테스트 신호를 상기 내부 회로로 인가하는 것을 특징으로 하는 제 N 어드레스 신호를 상기 내부 회로로 인가하는 방법.

【청구항 19】

제 16항에 있어서, 상기 제어 신호는,

상기 집적 회로 장치의 테스트 모드에서 제 2 논리 레벨로 발생하는 신호인 것을 특징으로 하는 제 N 어드레스 신호를 상기 내부 회로로 인가하는 방법.

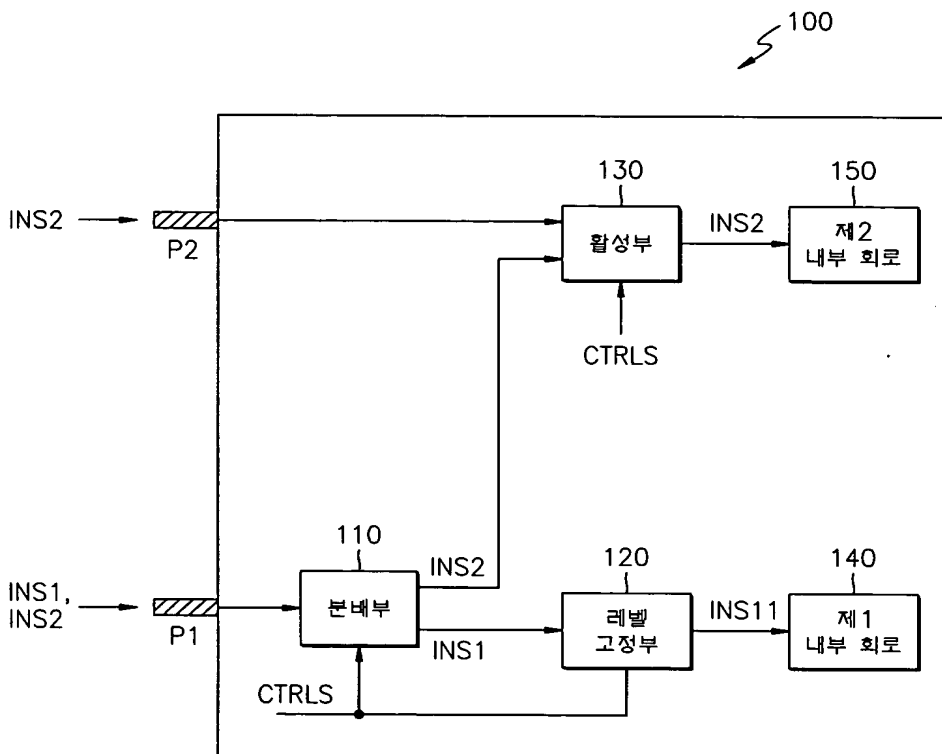
【청구항 20】

제 16항에 있어서, 상기 제어 신호는,

MRS(Mode Register Set) 신호인 것을 특징으로 하는 제 N 어드레스 신호를 상기 내부 회로로 인가하는 방법.

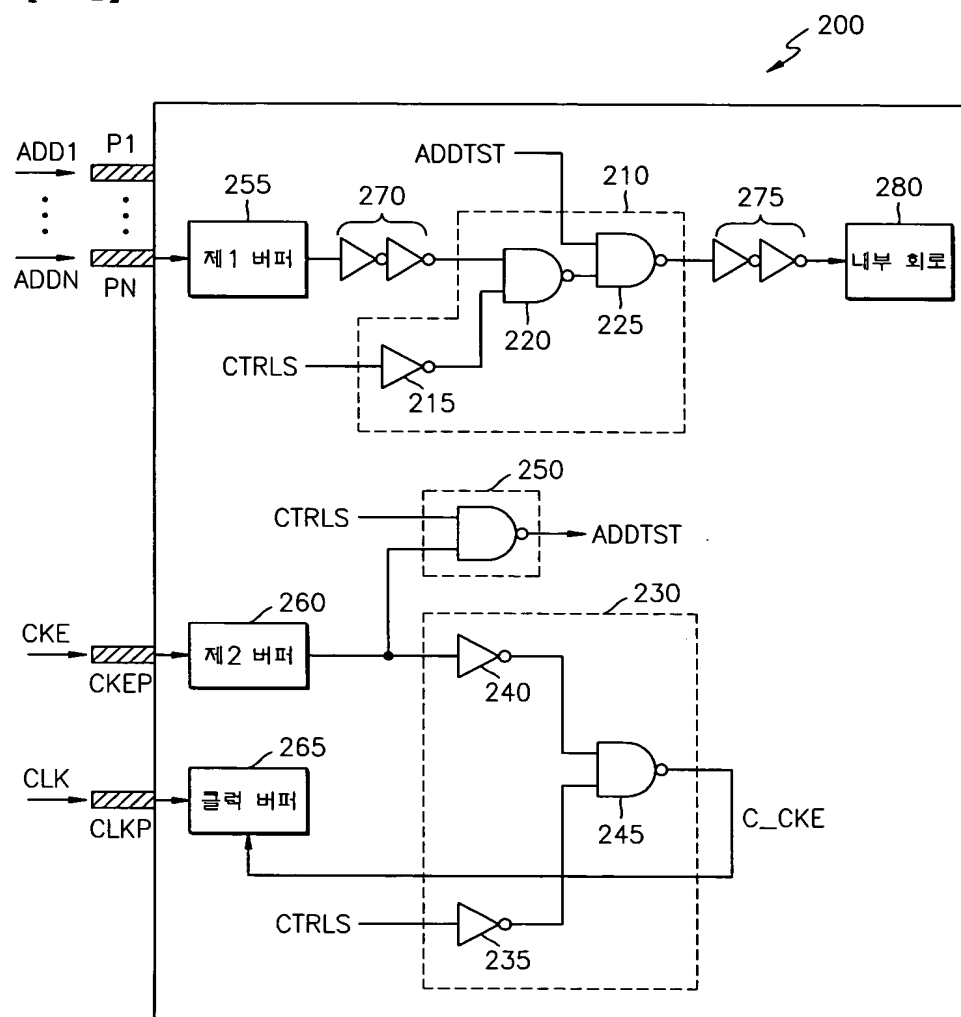
【도면】

【도 1】





【도 2】



【도 3】

